記憶器類型

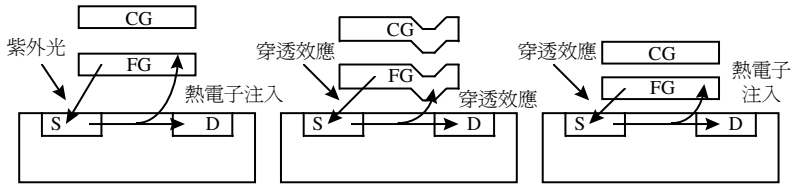
記憶器元件主要分成：

- RAM (Random Access Memory)
  - SRAM (static RAM，靜態隨意存取記憶器)
  - DRAM (dynamic RAM，動態隨意存取記憶器)
- ROM (Read Only Memory)
  - ROM
  - PROM (programmable ROM)
  - EPROM (erasable programmable ROM)
  - EEPROM (electrically erasable programmable ROM)
  - Flash Memory

三種EPROM的特性比較

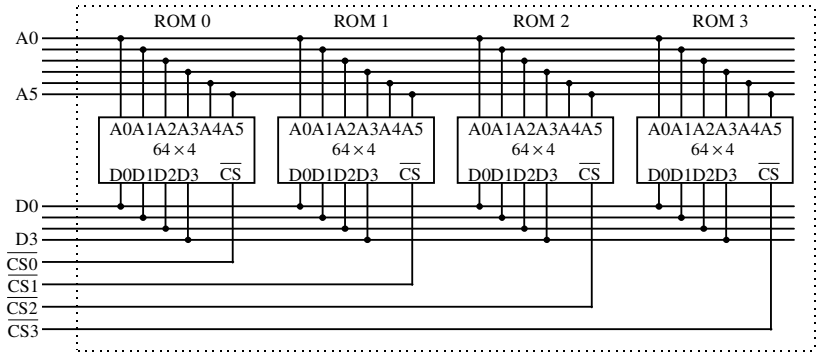
元件種類	UV-EPROM	EEPROM	快閃記憶器
基本記憶單元大小	1.0	3.0	1.0 ~ 1.2
資料規劃方式	熱電子注入	穿透效應	熱電子注入
資料清除方式	紫外光	穿透效應	穿透效應
資料清除時間	20 分鐘	5 ms	1 s
最小清除資料量	整個記憶器	位元組	整個記憶器(或區段)
資料寫入時間(每個記憶單元)	< 100 μs	5 ms	5 ms
資料讀取時間	約 100 ns	約 35 ns	約 100 ns

UV-EPROM與EEPROM/快閃記憶器的基本記憶單元結構

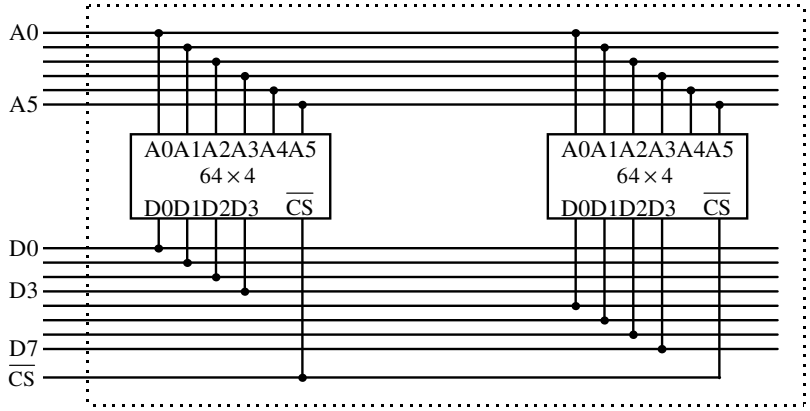


(a) UV-EPROM(FAMOS) (b) EEPROM(FLOTOX) (c) 快閃記憶器(ETOX II)

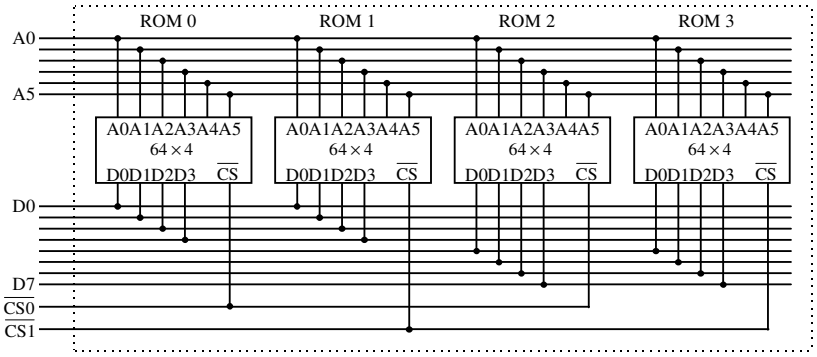
記憶器容量擴充例



記憶器語句寬度擴充例



記憶器容量與語句寬度同時擴充例



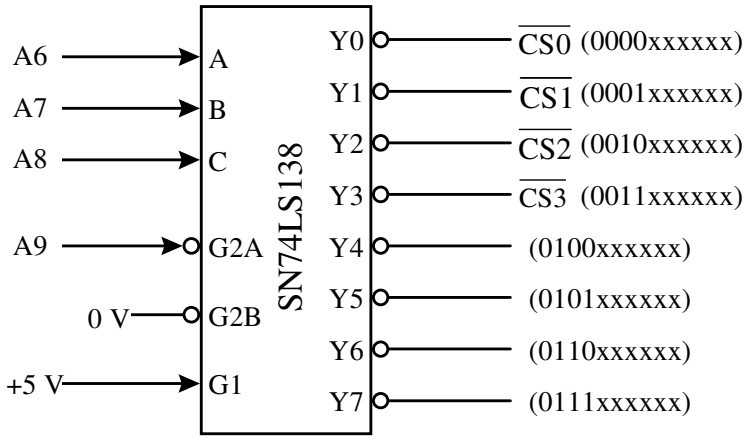
記憶器位址解碼原理

- 位址解碼
- 依據系統空間(CPU可以直接存取的所有空間)與元件(或裝置)實際所欲擁有的空間的映成關係分成：
  - 部分位址解碼
  - 完全解碼
  - 區段位址解碼

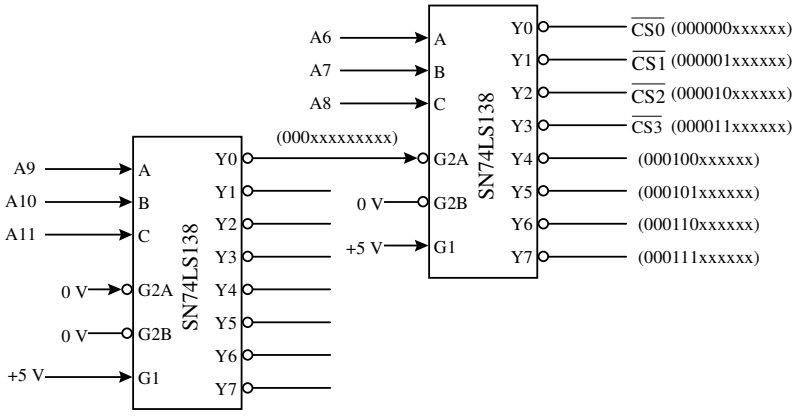
部分位址解碼 ---例題9.3-1解碼電路

A9	A8	A7	A6	十六進制	控制信號
0	0	0	0	0	$\overline{CS0} = A9 + A6$
0	0	1	1	3	$\overline{CS1} = A9 + \overline{A7}$
0	1	0	1	5	$\overline{CS2} = A9 + \overline{A8}$
1	0	1	1	B	$\overline{CS3} = \overline{A9} + A8$
1	1	0	1	D	$\overline{A9} + A7$
1	1	1	0	E	$\overline{A9} + A6$

完全位址解碼 ---例題9.1-2解碼電



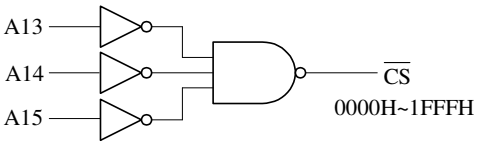
區段位址解碼 ---例題9.3-3解碼電路



位址解碼電路設計

- 位址解碼電路的設計方法一般可以分成下列數種：
  - 固定位址解碼
  - 開關選擇位址解碼
  - PROM位址解碼
  - PAL位址解碼

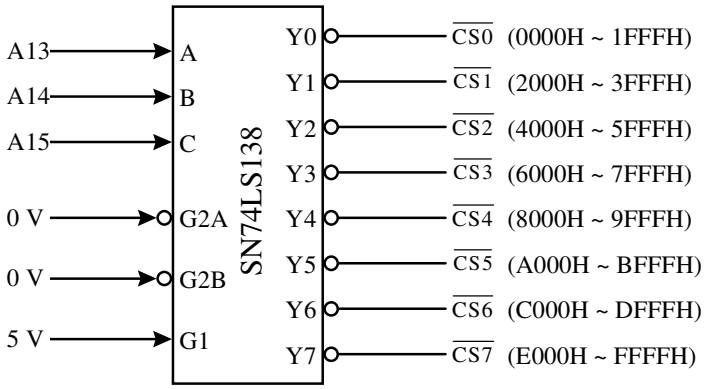
固定位址解碼 --例題9.3-4位址解碼電路



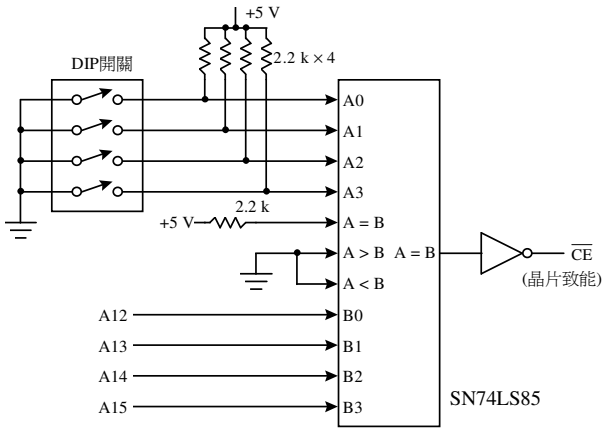
固定位址解碼 --例題9.3-5位址解碼電路

G1	$\overline{G2A}$	$\overline{G2B}$	C(A15)	B(A14)	A(A13)	位址區
1	0	0	0	0	0	0000H ~ 1FFFH
1	0	0	0	0	1	2000H ~ 3FFFH
1	0	0	0	1	0	4000H ~ 5FFFH
1	0	0	0	1	1	6000H ~ 7FFFH
1	0	0	1	0	0	8000H ~ 9FFFH
1	0	0	1	0	1	A000H ~ BFFFH
1	0	0	1	1	0	C000H ~ DFFFH
1	0	0	1	1	1	E000H ~ FFFFH

固定位址解碼 --例題9.3-5位址解碼電路



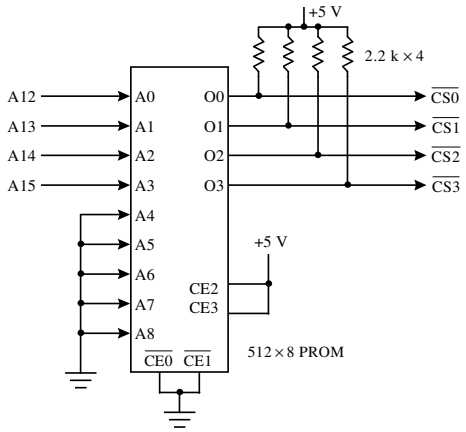
開關選擇位址解碼電路



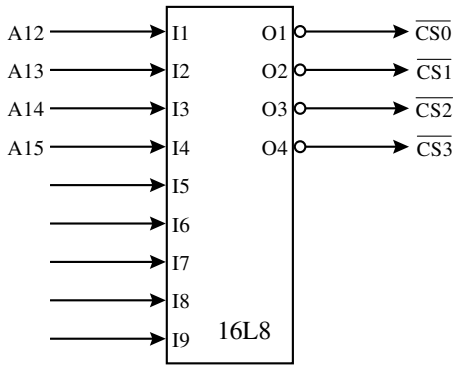
PROM位址解碼

PROM 輸入				PROM 輸出				位址區域
A15	A14	A13	A12	O3	O2	O1	O0	
0	0	0	0	1	1	1	0	0000H ~ 0FFFH
1	1	0	0	1	1	0	1	C000H ~ CFFFH
1	1	0	1	1	0	1	1	D000H ~ DFFFH
1	1	1	1	0	1	1	1	F000H ~ FFFFH
其它組合				1	1	1	1	未用

PROM位址解碼



PAL位址解碼



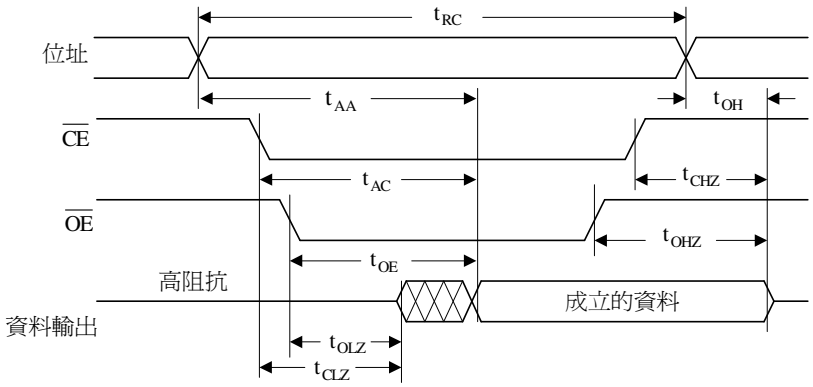
典型的SRAM元件 (6264/62256)

62256	6264				6264	62256
A14	NC	1●		28	Vcc	Vcc
A12	A12	2		27	$\overline{WE}$	$\overline{WE}$
A7	A7	3		26	CE2	A13
A6	A6	4		25	A8	A8
A5	A5	5		24	A9	A9
A4	A4	6		23	A11	A11
A3	A3	7		22	$\overline{OE}$	$\overline{OE}$
A2	A2	8		21	A10	A10
A1	A1	9		20	$\overline{CE1}$	$\overline{CE}$
A0	A0	10		19	D7	D7
D0	D0	11		18	D6	D6
D1	D1	12		17	D5	D5
D2	D2	13		16	D4	D4
GND	GND	14		15	D3	D3

$\overline{WE}$	$\overline{CE}$	$\overline{OE}$	動作模式	Dn
x	1	x	未選取	高阻抗
1	0	1	輸出抑制	高阻抗
1	0	0	讀取	資料輸出
0	0	1	寫入	資料輸入
0	0	0	寫入	資料輸入

註：在6264中假設CE2與 $\overline{CE1}$ 的信號互爲反相

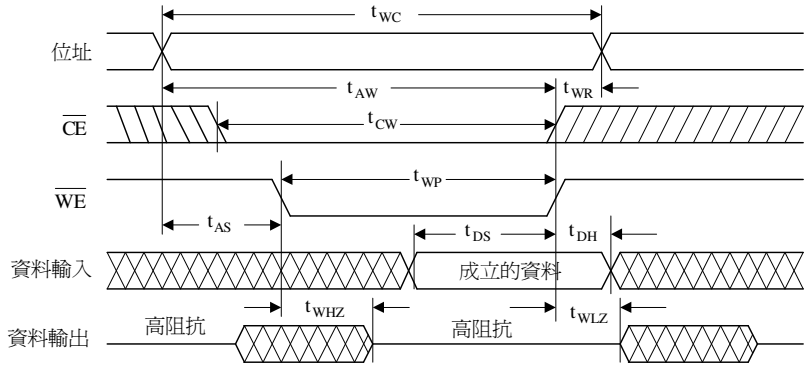
6264/62256 SRAM讀取時序(6264的CE2假設接於高電位或是與CE反相)



6264/62256 SRAM元件讀取時序的參數值

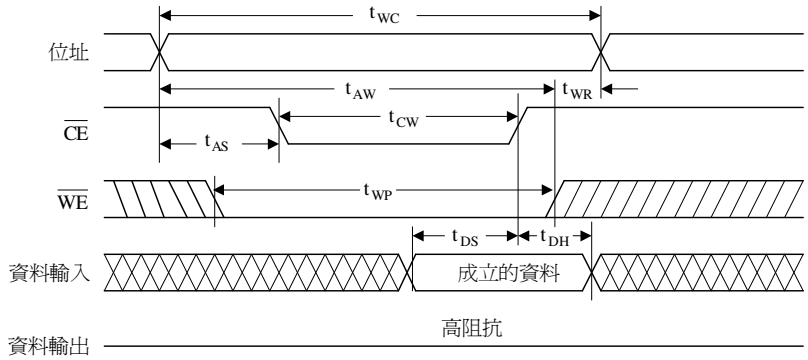
符號	參數	HM6264B-10L		MCM60L256A-C	
		最小值	最大值	最小值	最大值
t_{RC}	讀取週期時間	100 ns	-	100 ns	-
t_{AA}	位址存取時間	-	100 ns	-	100 ns
t_{AC}	$\overline{CE}$ 存取時間	-	100 ns	-	100 ns
t_{OE}	$\overline{OE}$ 存取時間	-	50 ns	-	50 ns
t_{OH}	由位址改變起算的輸出持住時間	10 ns	-	10 ns	-
t_{CLZ}	由 $\overline{CE}$ 啓動到輸出不爲高阻抗的時間	10 ns	-	10 ns	-
t_{OLZ}	由 $\overline{OE}$ 啓動到輸出不爲高阻抗的時間	5 ns	-	5 ns	-
t_{CHZ}	由 $\overline{CE}$ 不啓動到輸出爲高阻抗的時間	0 ns	35 ns	0 ns	35 ns
t_{OHZ}	由 $\overline{OE}$ 不啓動到輸出爲高阻抗的時間	0 ns	35 ns	0 ns	35 ns

6264/62256 SRAM元件寫入時序



$\overline{WE}$ 控制方式

6264/62256 SRAM元件寫入時序

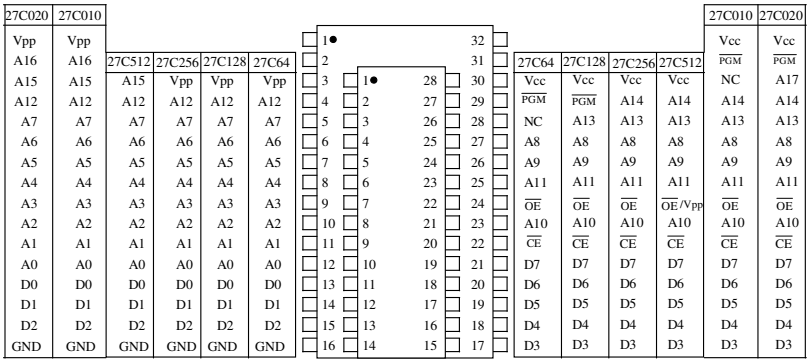


$\overline{CE}$ 控制方式

6264/62256 SRAM元件寫入時序的參數值

符號	參數	HM6264B-10L		MCM60L256A-C	
		最小值	最大值	最小值	最大值
t_{WC}	寫入週期時間	100 ns	-	100 ns	-
t_{AS}	位址設定時間	0 ns	-	0 ns	-
t_{AW}	位址成立到寫入週期結束的時間	80 ns	-	80 ns	-
t_{WP}	寫入脈波寬度	60 ns	-	60 ns	-
t_{DS}	資料設定時間	40 ns	-	35 ns	-
t_{DH}	資料持住時間	0 ns	-	0 ns	-
t_{OHZ}	由 $\overline{OE}$ 不啓動到輸出爲高阻抗的時間	0 ns	35 ns	0 ns	35 ns
t_{WHZ}	$\overline{WE}$ 啓動到輸出爲高阻抗的時間	0 ns	35 ns	0 ns	25 ns
t_{WLZ}	$\overline{WE}$ 不啓動到輸出爲不高阻抗的時間	5 ns	-	10 ns	-
t_{WR}	寫入恢復時間	0 ns	-	0 ns	-
t_{CW}	$\overline{CE}$ 啓動到寫入週期結束的時間	80 ns	-	80 ns	-

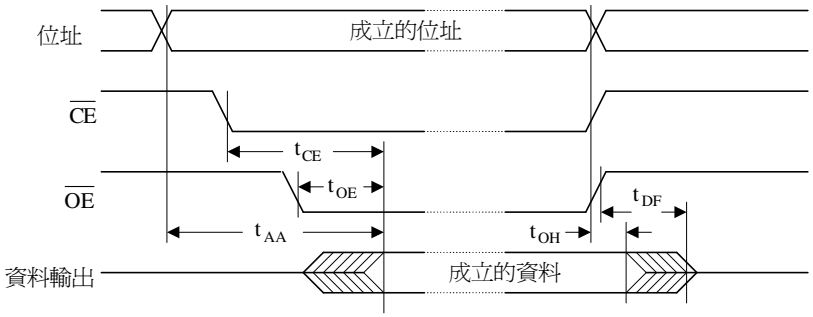
EPROM (27C系列) 接腳分佈圖



27C系列EPROM元件的各種操作模式

模式	$\overline{CE}$	$\overline{OE}$ / V_{PP}	A9	A0	V_{CC}	輸出
讀取	0	0	x	x	V_{CC}	D_{OUT}
輸出抑制	0	1	x	x	V_{CC}	高阻抗
備用	1	x	x	x	V_{CC}	高阻抗
規劃	0	V_{PP}	x	x	V_{CP}	D_{IN}
規劃驗證	0	0	x	x	V_{CP}	D_{OUT}
規劃禁止	1	V_{PP}	x	x	V_{CP}	高阻抗
讀取元件 廠商碼	0	0	V_{ID}	0	V_{CC}	廠商碼
識別碼 元件碼	0	0	V_{ID}	1	V_{CC}	元件碼

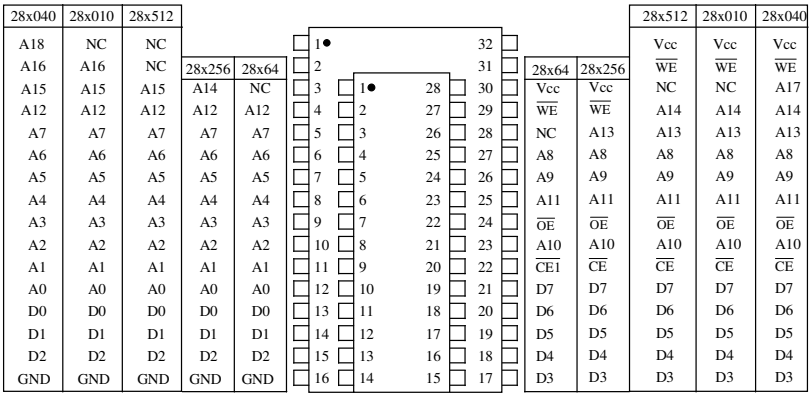
典型的EPROM元件資料讀取時序圖



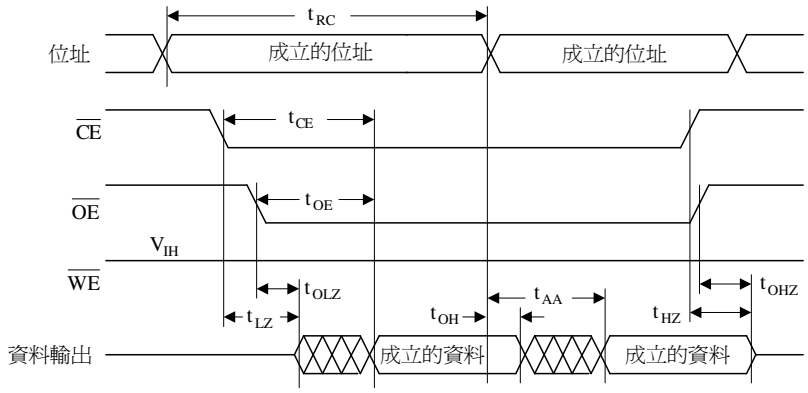
27C256的時序參數值

符號	參數	27C256-120V10		27C256-150V10		27C256-200V10	
		最小值	最大值	最小值	最大值	最小值	最大值
t_{AA}	位址到輸出延遲		120 ns		150 ns		200 ns
t_{CE}	$\overline{CE}$ 到輸出延遲		120 ns		150 ns		200 ns
t_{OE}	$\overline{OE}$ 到輸出延遲		55 ns		60 ns		75 ns
t_{DF}	$\overline{OE}$ 不啓動到輸出爲高阻抗	0 ns	30 ns	0 ns	50 ns	0 ns	55 ns
t_{OH}	輸出資料持住時間	0 ns		0 ns		0 ns	

快閃記憶器(28系列)元件接腳分佈圖



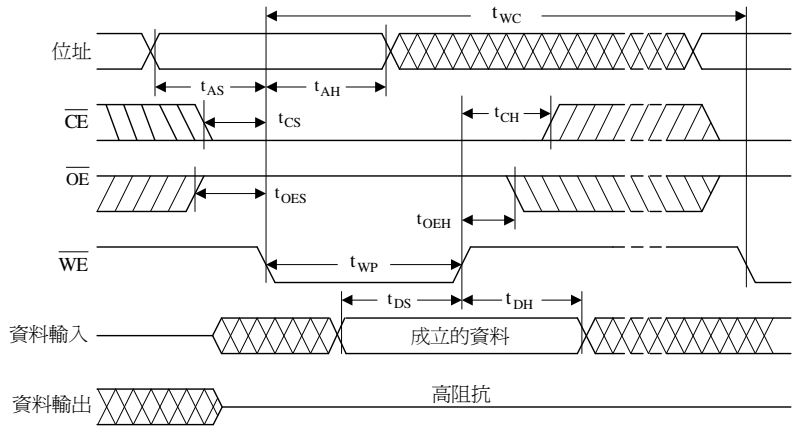
典型的快閃記憶器資料讀取時序圖



X28HC256的讀取時序參數值

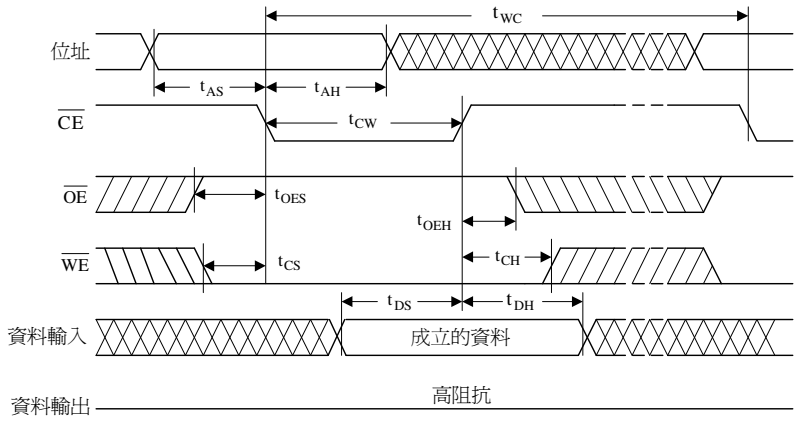
符號	參數	X28HC256-70		X28HC256-90		X28HC256-12	
		最小值	最大值	最小值	最大值	最小值	最大值
t_{RC}	讀取週期時間	70 ns		90 ns		120 ns	
t_{AA}	位址存取時間		70 ns		90 ns		120 ns
t_{CE}	$\overline{CE}$ 存取時間		70 ns		90 ns		120 ns
t_{OE}	$\overline{OE}$ 存取時間		35 ns		40 ns		50 ns
t_{LZ}	$\overline{CE}$ 啓動到輸出啓動	0 ns		0 ns		0 ns	
t_{OLZ}	$\overline{OE}$ 啓動到輸出啓動	0 ns		0 ns		0 ns	
t_{HZ}	$\overline{CE}$ 不啓動到輸出爲高阻抗		35 ns		40 ns		50 ns
t_{OHZ}	$\overline{OE}$ 不啓動到輸出爲高阻抗		35 ns		40 ns		50 ns
t_{OH}	輸出資料持住時間	0 ns		0 ns		0 ns	

X28HC256快閃記憶器寫入時序



$\overline{WE}$ 控制方式

X28HC256快閃記憶器寫入時序

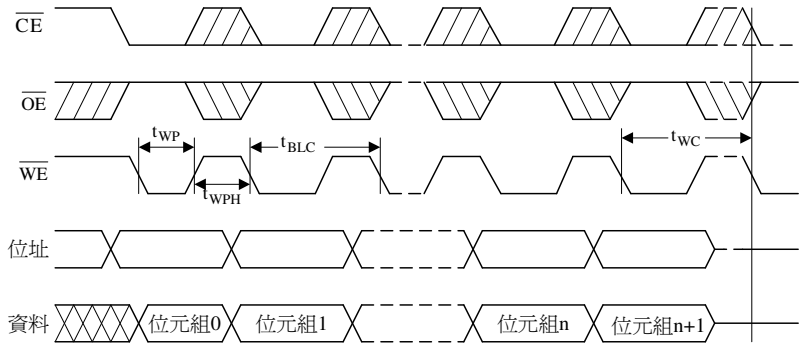


$\overline{CE}$ 控制方式

X28HC256的寫入時序參數值

符號	參數	最小值	最大值
t_{WC}	寫入週期時間	3 ms	5 ms
t_{AS}	位址設定時間	0 ns	-
t_{AH}	位址持住時間	50 ns	-
t_{CS}	寫入設定時間	0 ns	-
t_{CH}	寫入持住時間	0 ns	-
t_{CW}	$\overline{CE}$ 脈波寬度	50 ns	-
t_{OES}	$\overline{OE}$ 不啓動設定時間	0 ns	-
t_{OEH}	$\overline{OE}$ 不啓動持住時間	0 ns	-
t_{WP}	$\overline{WE}$ 脈波寬度	50 ns	-
t_{WPH}	$\overline{WE}$ 脈波爲高電位的時間	50 ns	-
t_{DV}	資料成立時間	-	1 µs
t_{DS}	資料設定時間	50 ns	-
t_{DH}	資料持住時間	0 ns	-
t_{BLC}	位元組載入時間	150 ns	100 µs

X28HC256快閃記憶器頁區寫入時序

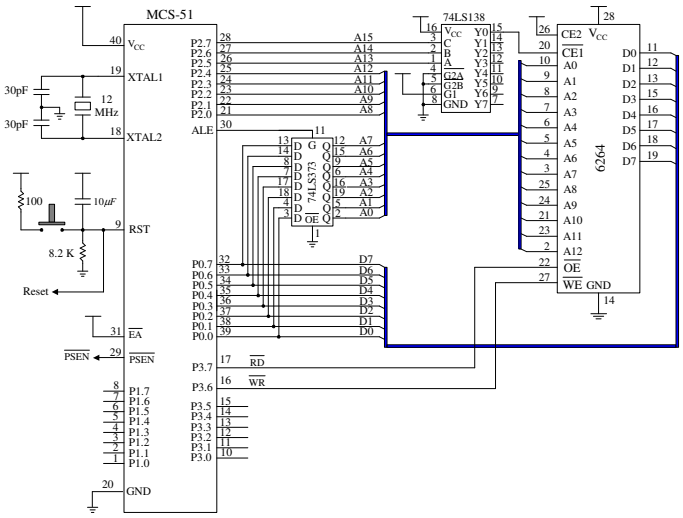


MCS-51與記憶器界接

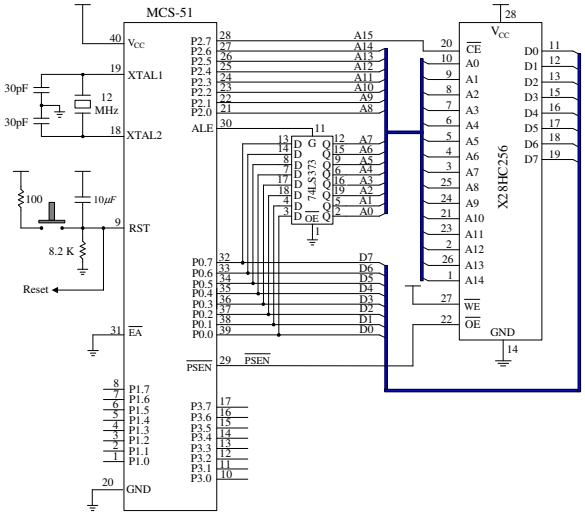
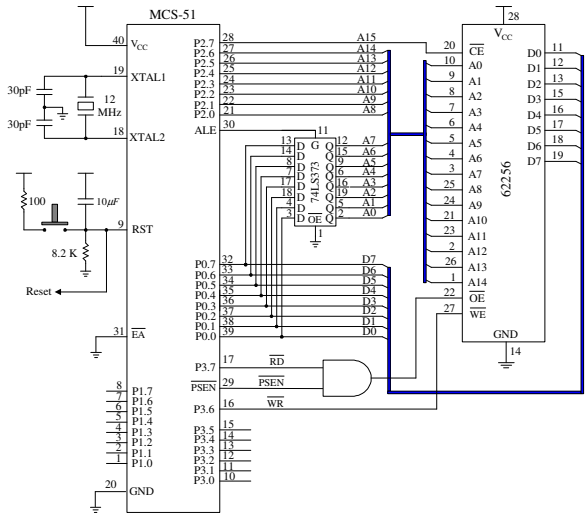
常用的組合有下列數種：

1. 內部程式記憶器與內部資料記憶器
2. 內部程式記憶器與外部資料記憶器
3. 外部程式記憶器與外部資料記憶器
4. 內部程式記憶器與外部資料記憶器及外部程式記憶器

MCS-51與6264元件界接



MCS-51與X28HC256元件的界接



MCS-51與62256元件界接(共用外部資料與程式記憶器