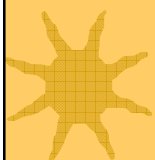
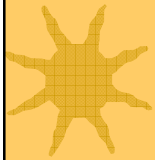
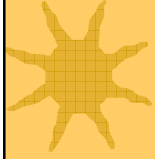




6-1 記錄器 (REGISTERS)



- ★ 記錄器是一群正反器組成，每一個正反器可儲存一個位元的資料。一個n位的記錄器是由n個正反器所構成，它可用來儲存n位元的二進位資料。廣義的定義中，一個記錄器包含一群的正反器及一些會影響它們變換的邏輯閘。
- ★ 正反器保存了二進位資料，而邏輯閘決定這個資料如何轉移至記錄器。



圖6-1 四位元的記錄器

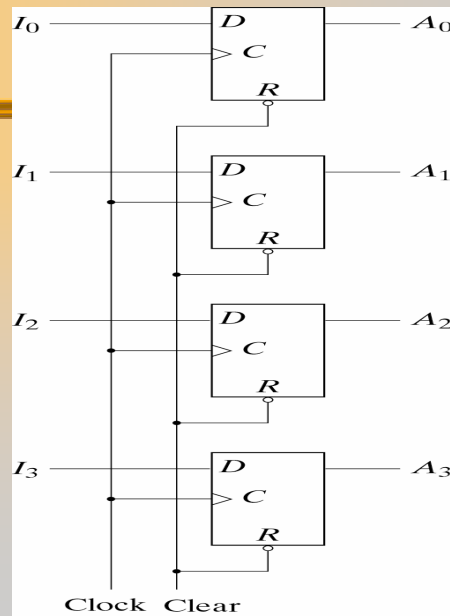
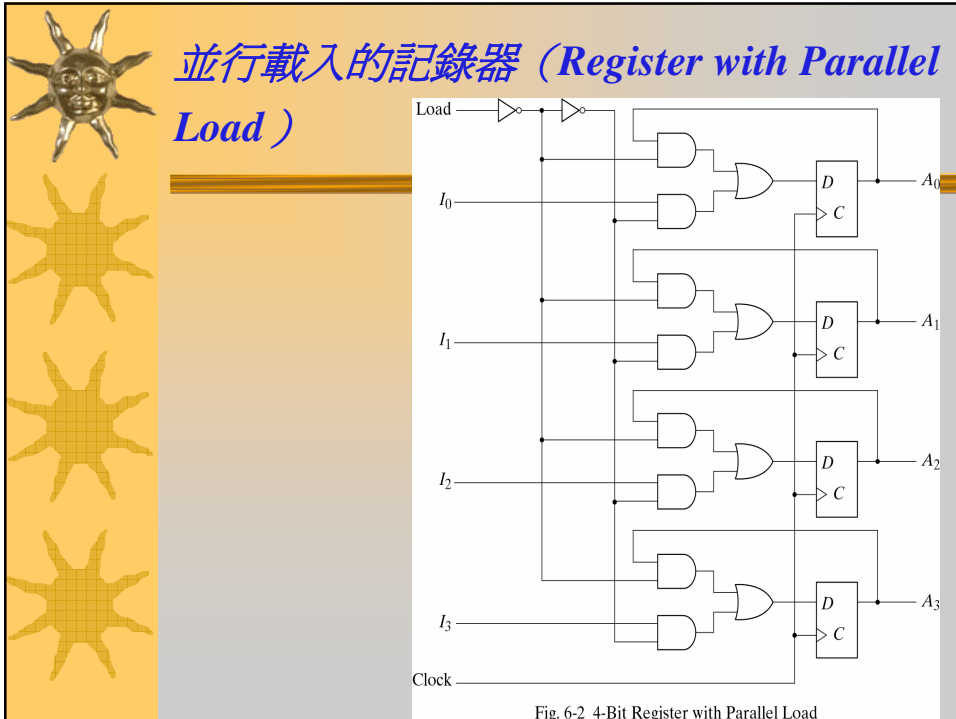



Fig. 6-1 4-Bit Register



6-2 移位記錄器 (shift register)

- ★ 一個可將它本身的二元資料單向或雙
- ★ 向移位的記錄器稱為移位記錄器。移
- ★ 位記錄器的邏輯結構是由一串連接成
- ★ 階梯式的正反器所組成，一個正反器
- ★ 的輸出連接到下一個正反器的輸入，
- ★ 所有的正反器接受共同的時脈脈衝，
- ★ 促成資料從某一級移位至下一級。


★圖6-3 四位元移位記錄器
★串列輸入 (serial input) 決定在移位期間進入最左邊正反器的值，串列輸出 (serial output) 則是在最右邊的正反器的輸出值。

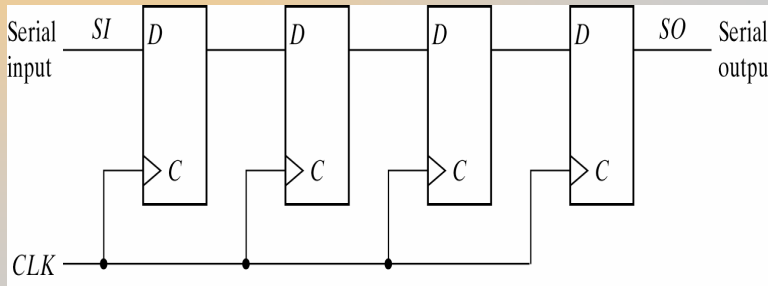

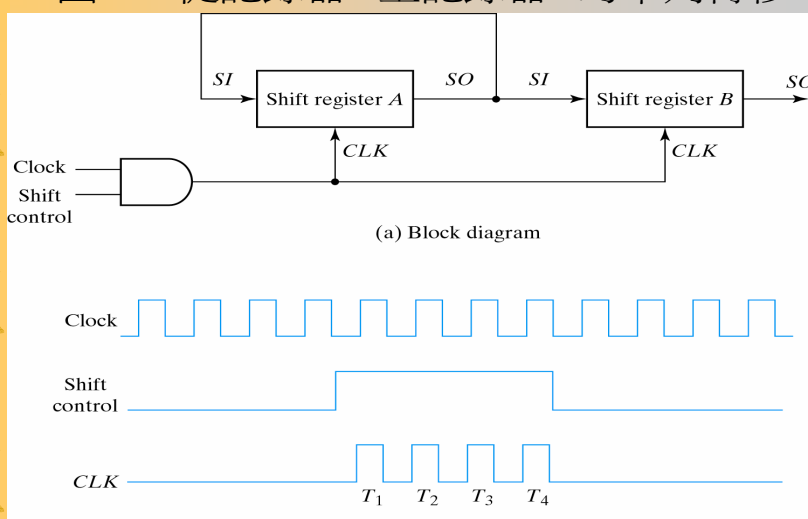


Fig. 6-3 4-Bit Shift Register


串列轉移 (Serial Transfer)
★圖6-4 從記錄器A至記錄器B的串列轉移



(a) Block diagram

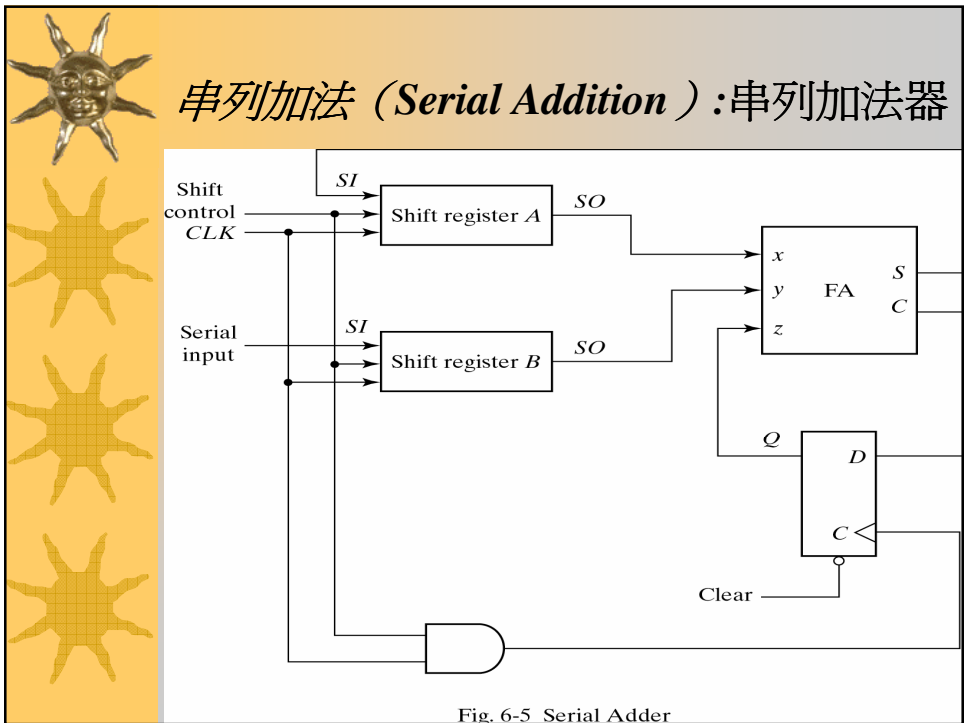
(b) Timing diagram

Fig. 6-4 Serial Transfer from Register A to register B

假設在移位之前，A的二元資料為1011，而B的二元資料為0010。從A至B的串列轉移包含四個步驟，如表6-1所示。

★表6-1 串列轉移例子:

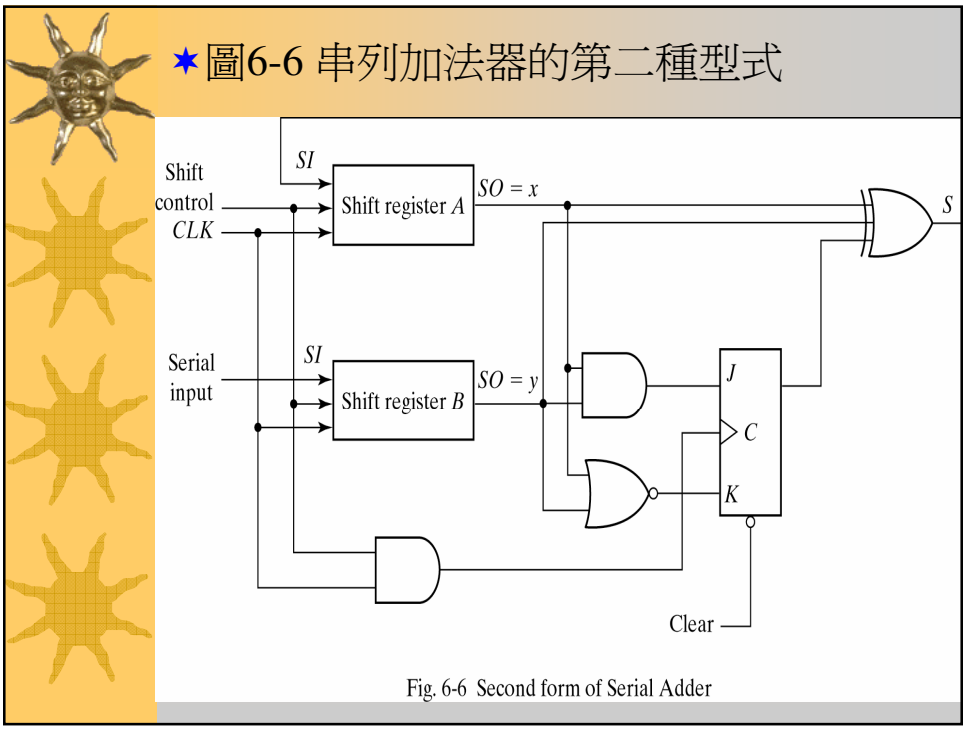
脈衝時序	移位記錄器A	移位記錄器B
起始值	1 0 1 1	0 0 1 0
After T_1	1 1 0 1	1 0 0 1
After T_2	1 1 1 0	1 1 0 0
After T_3	0 1 1 1	0 1 1 0
After T_4	1 0 1 1	1 0 1 1



★表6-2 串列加法器的狀態表

目前狀態	輸入	次一狀態	輸出	正反器輸入	
Q	x y	Q	S	J _Q	K _Q
0	0 0	0	0	0	x
0	0 1	0	1	0	x
0	1 0	0	1	0	x
0	1 1	1	0	1	x
1	0 0	0	1	x	1
1	0 1	1	0	x	0
1	1 0	1	0	x	0
1	1 1	1	1	x	0

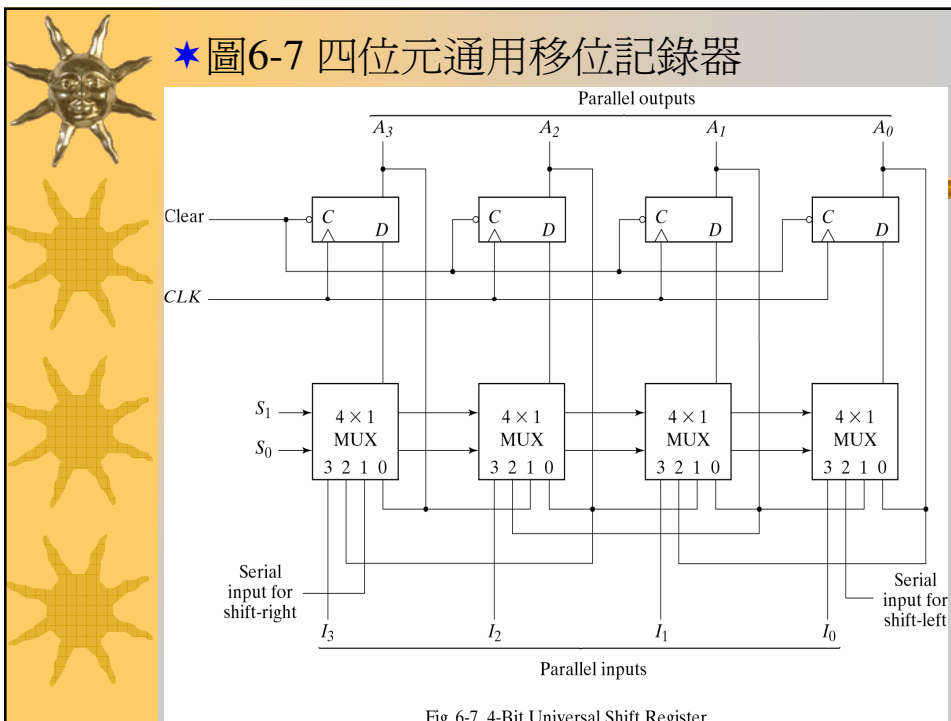
$J_Q = xy$
 $K_Q = x'y' = (x + y)'$
 $S = x \oplus y \oplus Q$



通用移位記錄器 (Universal Shift Register)

Register

- ★ 一些移位記錄器為並列轉移提供必要的輸入及輸出端點，它們可能同時具備有向右及向左移位的能力，最普及化的移位記錄器具有下列功能：
- ★ 1、一個清除控制將記錄器清除為0。
- ★ 2、一個時脈輸入使所有操作同步化。
- ★ 3、一個右移 (shift-right) 控制用以啟動向右移位操作，以及串列輸入及輸出線配合成可向右移位。
- ★ 4、一個左移 (shift-left) 控制用以啟動向左移位操作，以及串列輸入及輸出線配合成可向左移位。
- ★ 5、一個並列載入控制，以啟動並列轉移，及有n條輸入線配合提供並列轉移。
- ★ 6、n條的並列輸出線。
- ★ 7、在時脈不斷供應之下，有一個控制狀態可使記錄器內的資訊維持不變。





★表6-3 圖6-7 記錄器之功能表

模式控制		記錄器操作
S ₁	S ₂	
0	0	不變
0	1	右移
1	0	左移
1	1	並列載入



6-3 漣波計數器 (RIPPLE COUNTERS)

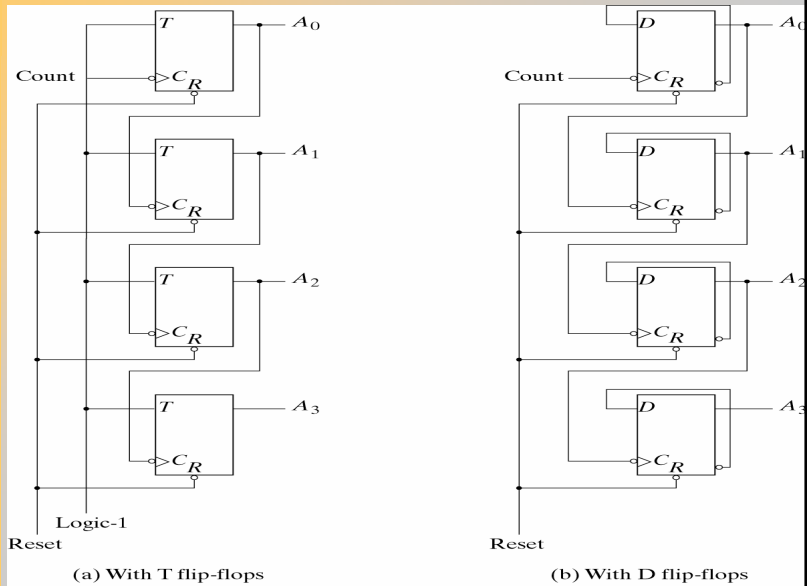


Fig. 6-8 4-Bit Binary Ripple Counter



★表6-4 二進位計數順序

A ₃	A ₂	A ₁	A ₀
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0



BCD 漣波計數器

★圖6-9 一個十進位的BCD計數器的狀態圖

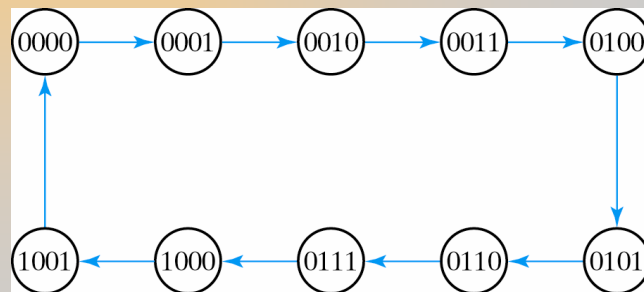
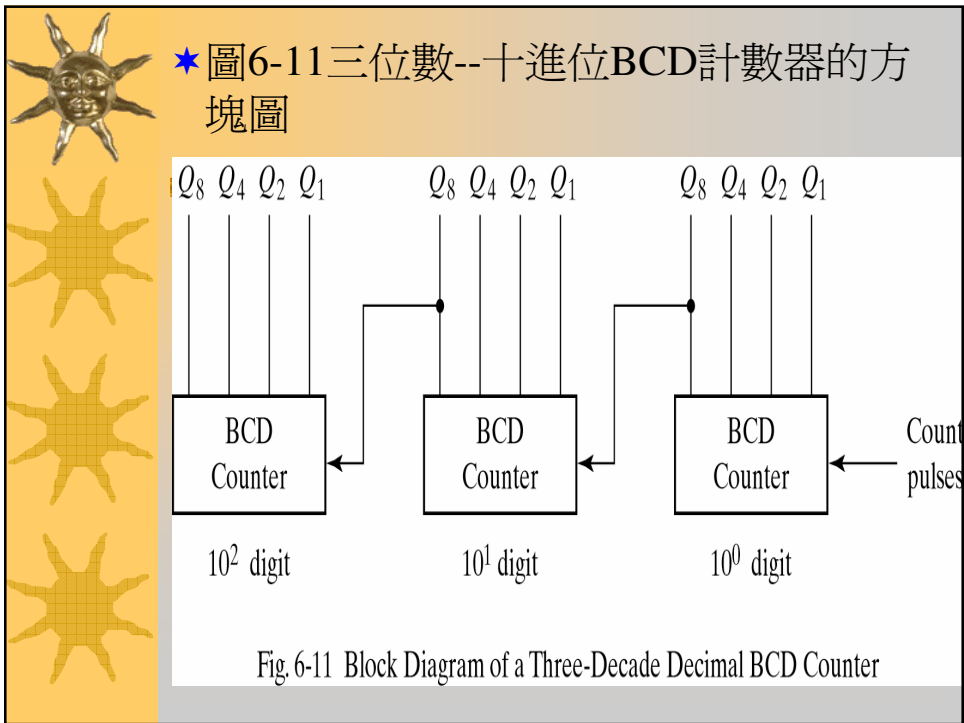
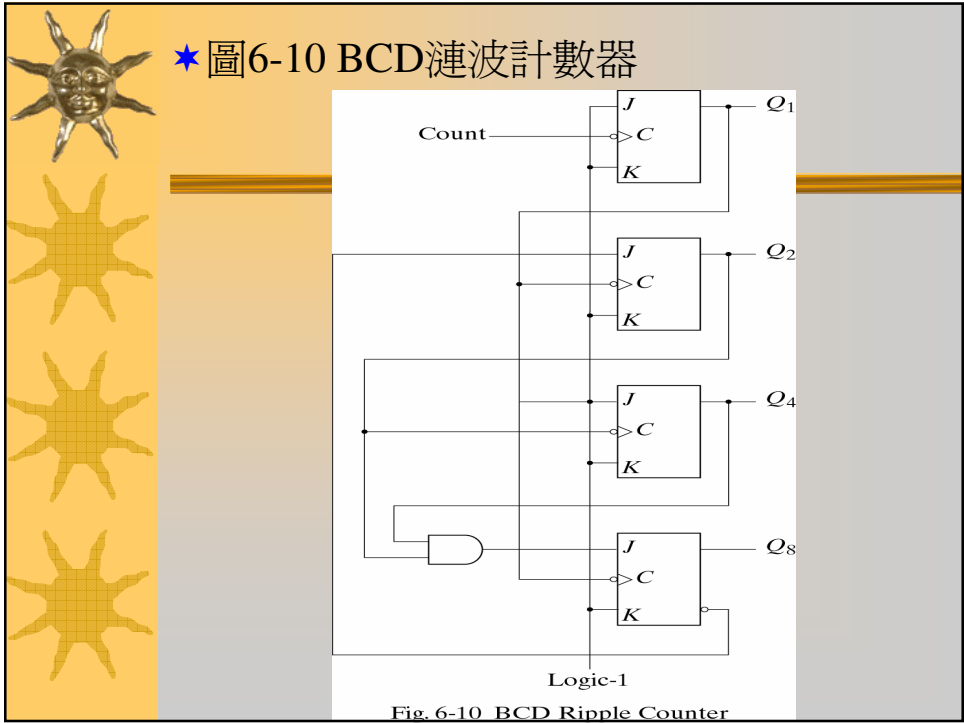
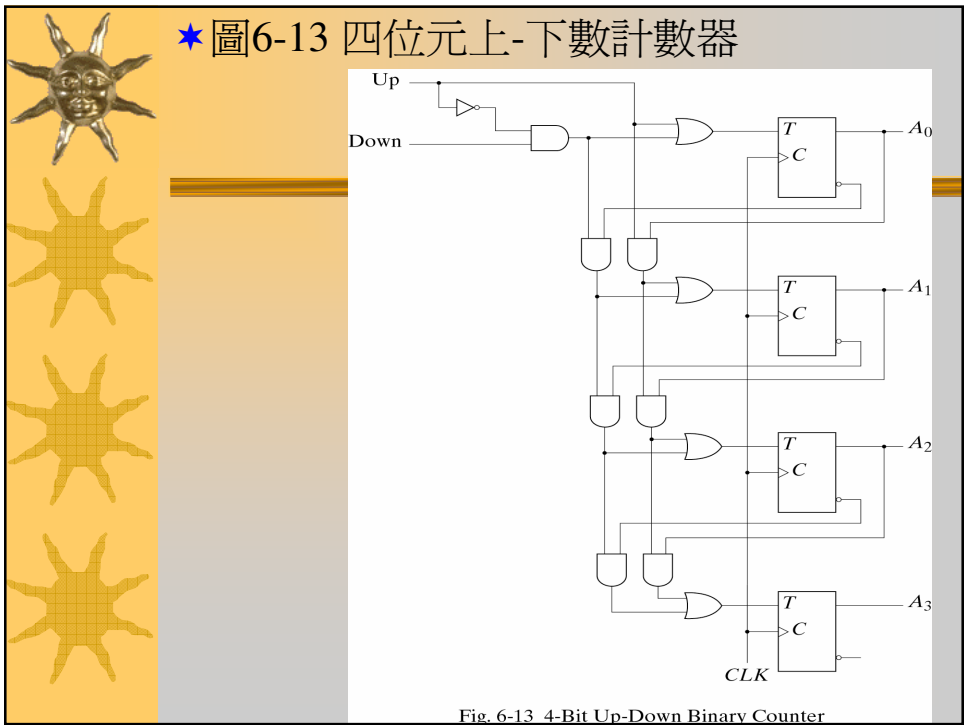
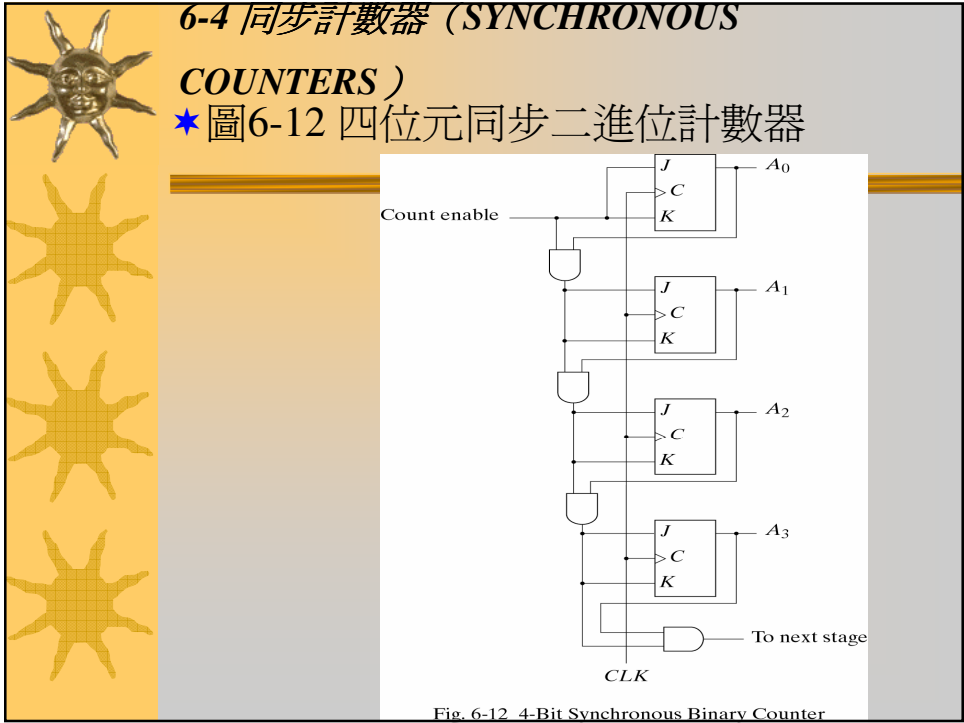


Fig. 6-9 State Diagram of a Decimal BCD-Counter







BCD計數器 (BCD Counter)

★表6-5 BCD計數器狀態表

目前狀態				次一狀態				輸出	正反器輸入			
Q ₈	Q ₄	Q ₂	Q ₁	Q ₈	Q ₄	Q ₂	Q ₁	y	TQ ₈	TQ ₄	TQ ₂	TQ ₁
0	0	0	0	0	0	0	1	0	0	0	0	1
0	0	0	1	0	0	1	0	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	0	1
0	0	1	1	0	1	0	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	0	1
0	1	0	1	0	1	1	0	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	0	1
0	1	1	1	1	0	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	0	1
1	0	0	1	0	0	0	0	1	1	0	0	1



★ BCD計數器之輸入方程式經由卡諾圖化簡可得

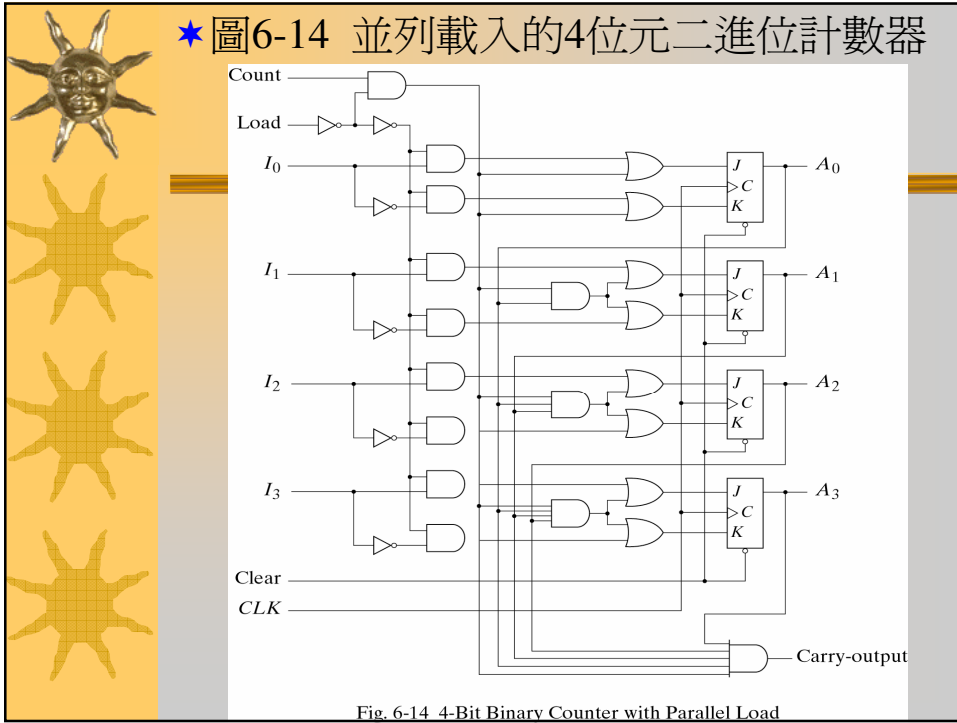
$$T_{Q1} = 1$$

$$T_{Q2} = Q_8'Q_1$$

$$T_{Q4} = Q_2Q_1$$

$$T_{Q8} = Q_8Q_1 + Q_4Q_2Q_1$$

$$y = Q_8Q_1$$



★表6-6 圖 6-14計數器之函數表

清除	CLK	載入	計數	功能
0	x	x	x	清除為0
1	↑	1	x	載入輸入
1	↑	0	1	計數下一個二進位狀態
1	↑	0	0	未改變



★圖6-15 使用並列載入計數器達成BCD計數器的兩種方式

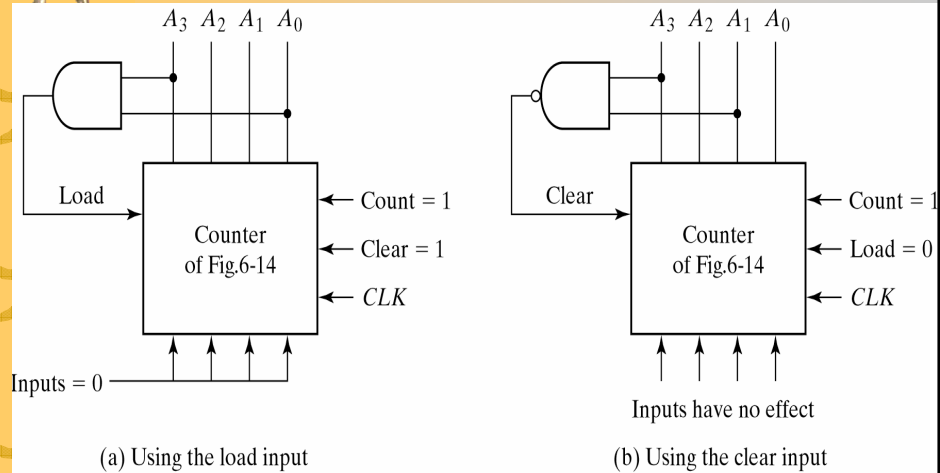


Fig. 6-15 Two ways to Achieve a BCD Counter Using a Counter with Parallel Load



6-5 其他計數器 (OTHER COUNTERS)

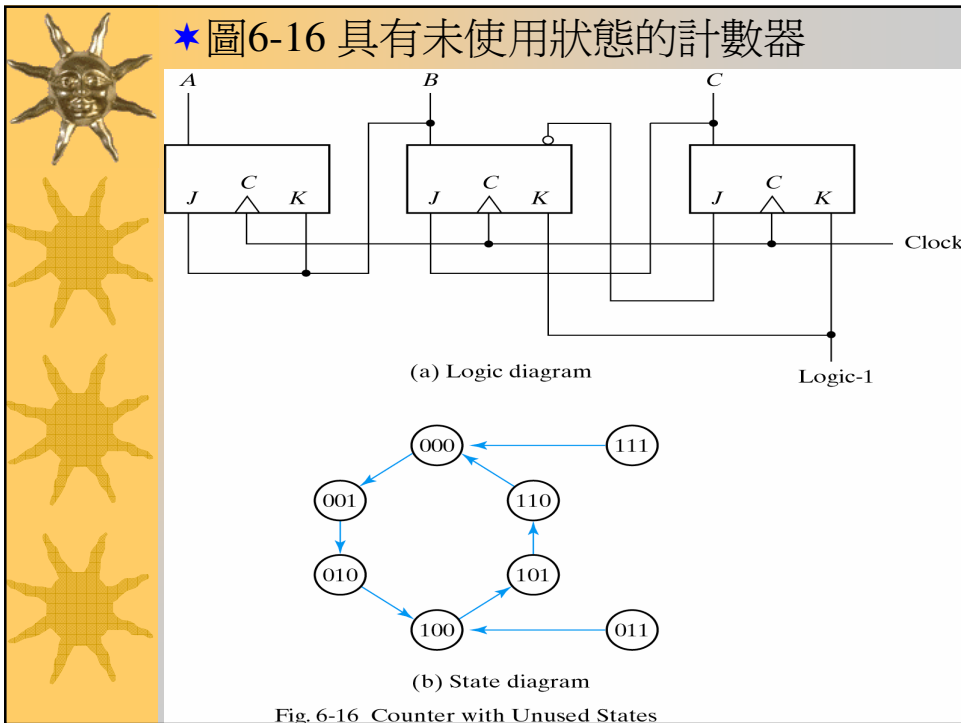
★具有未使用狀態的計數器：

★考慮表6-7所描述的計數器，此計數器有六個狀態

★表6-7 計數器的狀態表

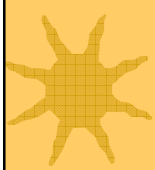
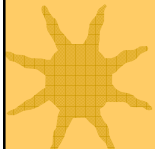
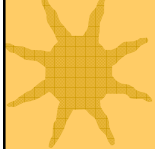
目前狀態			次一狀態			正反器輸入					
A	B	C	A	B	C	J _A	K _A	J _B	K _B	J _C	K _C
0	0	0	0	0	1	0	x	0	x	1	x
0	0	1	0	1	0	0	x	1	x	x	1
0	1	0	1	0	0	1	x	x	1	0	x
1	0	0	1	0	1	x	0	0	x	1	x
1	0	1	1	1	0	x	0	1	x	x	1
1	1	0	0	0	0	x	1	x	1	0	x

- ★ 正反器B與C重複二進位計數00，01，10且
- ★ 正反器A於每三次計數在0與1之間變動。計
- ★ 數器的計數順序不是單純的二進位，且011
- ★ 與111兩個狀態未包括在計數範圍中。表中
- ★ 列出採用JK正反器所得的輸入條件，輸入
- ★ K_B 與 K_C 在它們那一行裡只有1與X，所以這
- ★ 些輸入總是等於1。其他的正反器輸入方程
- ★ 式可將極小項3與7兩項視為不理睬條件，簡
- ★ 化方程式可得

$$\begin{array}{ll}
 J_A = B & K_A = B \\
 J_B = C & K_B = 1 \\
 J_C = B' & K_C = 1
 \end{array}$$




環型計數器 (Ring Counter)



- ★在數位系統中，定時信號可用移位記錄器或帶有解碼器的計數器來產生。
- ★環型計數器是一種循環的移位記錄器，在任
- ★何特定時間只有一個正反器被設置為1，
- ★其他正反器則被清除為0。此一單獨位
- ★元從這個正反器移位至下一個正反器，
- ★產生定時信號的順序。



★圖6-17 定時信號的產生

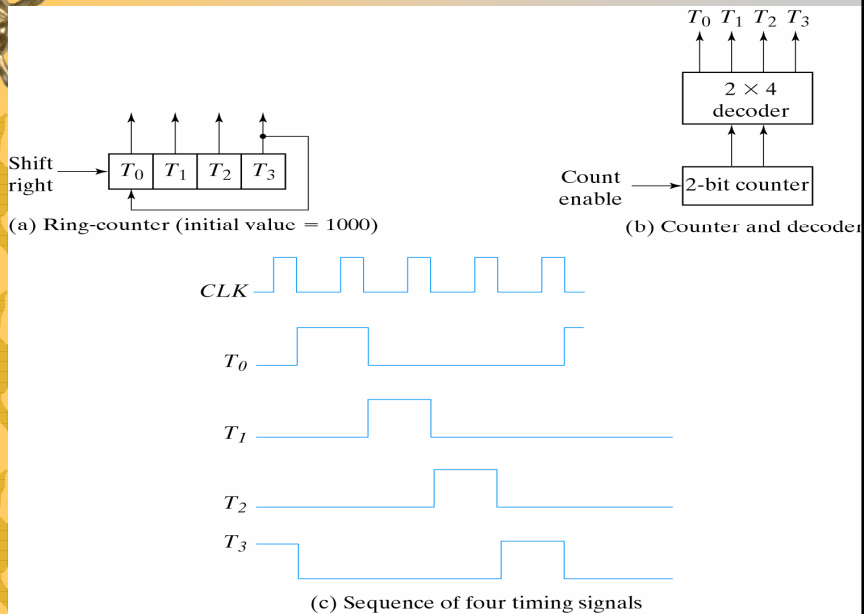
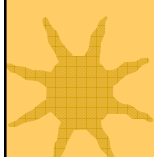
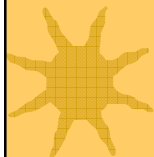
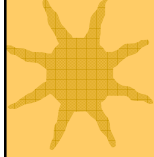
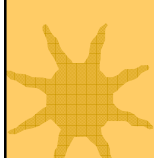
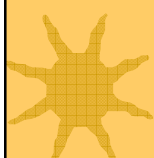
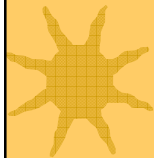


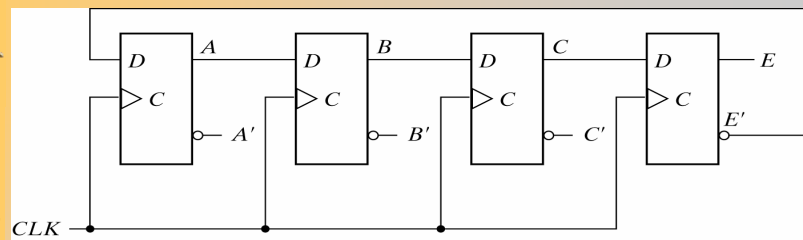
Fig. 6-17 Generation of Timing Signals



- ★ 為產生 2^n 個定時信號，我們需要一個有 2^n 個正反器的移位記錄器，或一個 n 位元的二進位計數器配合一個 $n \times 2^n$ 解碼器。舉例而言，可用16位元移位記錄器連接成環型計數器來產生16個定時信號，也可用一個四位元計數器與一個 4×16 解碼器來完成。在第一種情況下，我們需要16個正反器。而第二種情況我們則需要四個正反器及16個4-輸入AND閘作為解碼器。當然也有可能將一個移位記錄器及一個解碼器結合來產生定時信號。用這種方式，則正反器的數量較環型計數器為少，且解碼器僅需2位元輸入閘，這種組合被稱為詹森計數器（Johnson counter）。



★圖6-18 4級切換--尾端環型計數器



(a) Four-stage switch-tail ring counter

Sequence number	Flip-flop outputs				AND gate required for output
	A	B	C	E	
1	0	0	0	0	$A'E'$
2	1	0	0	0	AB'
3	1	1	0	0	BC'
4	1	1	1	0	CE'
5	1	1	1	1	AE
6	0	1	1	1	$A'B$
7	0	0	1	1	$B'C$
8	0	0	0	1	$C'E$

(b) Count sequence and required decoding

Fig. 6-18 Construction of a Johnson Counter